

PLANO DE ENSINO DE DISCIPLINA

UNIDADE: PÓS-GRADUAÇÃO STRICTO SENSU EM ENGENHARIA ELÉTRICA

ÁREA: NANOELETRÔNICA E CIRCUITOS INTEGRADOS

TIPO: OPTATIVA

CARGA HORÁRIA: 48 HORAS

CRÉDITOS: 4

PROFESSOR: Michelly de Souza (responsável)

DISCIPLINA: DISPOSITIVOS SEMICONDUTORES IMPLEMENTADOS EM TECNOLOGIA
(PEL 113)

EMENTA

Dispositivos SOI e aplicações: transistores nMOS de canal gradual, diodos PIN, transistores de potência.

OBJETIVOS

Apresentar ao aluno de pós-graduação outros dispositivos SOI além dos transistores MOS convencionais, tais como transistores nMOS de canal gradual, diodos PIN e transistores de potência, além de algumas de suas aplicações.

METODOLOGIA ADOTADA

Abordagem expositiva em sala de aula e uso de laboratório de microcomputadores para realização de simulações.

RECURSOS NECESSÁRIOS

Sala de aula, laboratório com simulador Atlas.

PROGRAMA

Revisão de transistores SOI nMOSFET;

Introdução aos transistores SOI de canal gradual (GC SOI nMOSFET);

Transistores GC SOI nMOSFET – Características elétricas;

Transistores GC SOI nMOSFET de porta dupla;

Transistores GC SOI nMOSFET – Aplicação em circuitos analógicos (parte 1);

Transistores GC SOI nMOSFET – Aplicação em circuitos analógicos (parte 2);

Introdução aos diodos PIN;

Diodos PIN – Utilização como sensor de temperatura;

Diodos PIN – Utilização como fotodetector;
Introdução aos transistores LDMOS;
Transistores LDMOS – Características elétricas;
Transistores LDMOS – Aplicações.

MÉTODO DE AVALIAÇÃO

Provas e lista de exercícios de laboratório.

BIBLIOGRAFIA

J. P. Colinge, “Silicon-On-Insulator Technology: Materials to VLSI”, 3rd Edition, Kluwer Academic Publishers, 2003.

M. A., Pavanello, “Projeto, Fabricação e Caracterização Elétrica de uma Nova Estrutura para o SOI MOSFET” – Tese de Doutorado apresentada à Escola Politécnica da USP, 2000.

M. de Souza, “Modelagem, Simulação e Fabricação de Circuitos Analógicos com Transistores SOI Convencionais e de Canal Gradual Operando em Temperaturas Criogênicas” – Tese de Doutorado apresentada à Escola Politécnica da USP, 2008.