

Unidade PÓS-GRADUAÇÃO ENGENHARIA ELÉTRICA	Área NANOELETRÔNICA E CIRCUITOS INTEGRADOS
Disciplina PEL113 – Dispositivos Semicondutores Implementados em Tecnologia SOI	Tipo Optativa
Carga Horária 4 horas semanais em 12 semanas	
Objetivos Apresentar ao aluno de pós-graduação outros dispositivos SOI além dos transistores MOS convencionais, tais como transistores nMOS de canal gradual, diodos PIN e transistores de potência, além de algumas de suas aplicações.	
Metodologia Adotada Abordagem expositiva em sala de aula e uso de laboratório de microcomputadores para realização de simulações.	
Recursos necessários Sala de aula, laboratório com simulador Atlas.	
Programa para 12 semanas 1. Revisão de transistores SOI nMOSFET; 2. Introdução aos transistores SOI de canal gradual (GC SOI nMOSFET); 3. Transistores GC SOI nMOSFET – Características elétricas; 4. Transistores GC SOI nMOSFET de porta dupla; 5. Transistores GC SOI nMOSFET – Aplicação em circuitos analógicos (parte 1); 6. Transistores GC SOI nMOSFET – Aplicação em circuitos analógicos (parte 2); 7. Introdução aos diodos PIN; 8. Diodos PIN – Utilização como sensor de temperatura; 9. Diodos PIN – Utilização como fotodetector; 10. Introdução aos transistores LDMOS; 11. Transistores LDMOS – Características elétricas; 12. Transistores LDMOS – Aplicações.	
Método de Avaliação Provas e lista de exercícios de laboratório.	
Bibliografia Básica - J. P. Colinge, “Silicon-On-Insulator Technology: Materials to VLSI”, 3rd Edition, Kluwer Academic Publishers, 2003. - M. A. Pavanello, “Projeto, Fabricação e Caracterização Elétrica de uma Nova Estrutura para o SOI MOSFET” – Tese de Doutorado apresentada à Escola Politécnica da USP, 2000. - M. de Souza, “Modelagem, Simulação e Fabricação de Circuitos Analógicos com Transistores SOI Convencionais e de Canal Gradual Operando em Temperaturas Criogênicas” – Tese de Doutorado apresentada à Escola Politécnica da USP, 2008.	

Atualizada: 07/2011